|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | Politechnika Bydgoska im. J.J. Śniadeckich w Bydgoszczy  Wydział Telekomunikacji, Informatyki i  Elektrotechniki  Zakład Informatyki Stosowanej i Inżynierii Systemów | |  | |
| Przedmiot | Układy cyfrowe | | Kierunek/ Tryb | IS /  ST |
| Temat | Układ potęgujący | |  | |
| Imię i nazwisko: | Nikodem Gębicki | |  | |
| Numer lab. | 5 | Data oddania sprawozdania: | 06.06.2023 | |

# Przebieg

Wykonaj układ, który potęguje x, . Zrealizuj funkcję na bramkach logicznych NAND.

## Wejścia i wyjścia

Układ wymaga czterech wejść (0-15 gdzie MAX x = 11) i 7 wyjść (0-127 gdzie MAX y=121) + 1 wyjście kontrolne YK.

## Tabela prawdy

Obraz zawierający tekst, kalendarz, numer, kwadrat

Opis wygenerowany automatycznie

## Tabelki Karnaugh i postać zoptymalizowana

Obraz zawierający tekst, zrzut ekranu, diagram, linia

Opis wygenerowany automatycznie

## Układ

Obraz zawierający linia, tekst, diagram, Wykres

Opis wygenerowany automatycznie

## Testy (Analiza układu wykonana przez program Digital)

Obraz zawierający tekst, numer, kalendarz, zrzut ekranu

Opis wygenerowany automatycznie

Tabela zgodna z tabelą prawdy.

# Wnioski

Za pomocą prostego układu logicznego można zrealizować układ potęgujący. Do wykluczenia niektórych kombinacji wejść stosuje się wyjście kontrolne.

Wykonanie zadania nie sprawiło problemów.